ZSTACK API for TMS320F28335

# Overview

1. Keep it simple

# LIBC

## Assert

# MISC

## Bitops

The bit operations can be optimized with assembly instruction.

# OSAL

# HAL

## Clock

## Power

## Watchdog

# LLD

## PLL

PLL模块的输入是OSCCLK（如30MHz晶振），输出是CLKIN，提供给Core，从Core出来的SYSCLKOUT频率与CLKIN相同。

PLL工作模式有三种：

|  |  |
| --- | --- |
| Off | OSCCLK直接分频提供给Core，用于低功耗 |
| Bypass | PLL上电或通过XRS复位的默认方式，仍然是OSCCLK直接分频提供给Core |
| On | 给OSCCLK 1到10的倍频选择 |

分频系数由PLLSTS.DIVSEL决定，默认4分频，可选2分频和不分频；不能直接从On切换到Off模式，中间必须有Bypass模式过渡，猜测避免时钟紊乱触发系统异常。

**CPU Timer直接使用SYSCLKOUT，可以用来测量是否符合预期**。

### f28335\_pll\_cpu\_freq\_get

## CPU Timer

Timer 1 & 2直接连接Core INT13 & INT14，而Timer 0需要经过PIE，在PIE Group 1的第7个槽位。

寄存器如下：

|  |  |  |
| --- | --- | --- |
| Counter | TIMH:TIM | 0C01:0C00 |
| Reload | PRDH:PRD (Period) | 0C03:0C02 |
| Control | TCR | 0C04 |
| Prescale | TPRH:TPR (Prescale) | 0C07:0C06 |

注意：Prescale分成两部分，一个是Prescale Counter，另一个是Prescale Reload。

可以用Prescale将频率下降到1MHz，然后设置Reload。这样做比较直观；Prescale Reload因为是16位的，可以将频率下降到1KHz。

# Start

Cpu timer 0/1/2 and gpio clock default enabled after reset.

# Interrupt

1. Prepare vector and enable vector by PIECTRL
2. Enable interrupt by IER
3. Enable interrupt by PIEIER
4. Trigger interrupt
5. In ISR, write ‘1’ to PIEACK to clear the pending status, CPU ready to receive another interrupt